

DOI:10.19651/j.cnki.emt.2416276

基于前馈补偿的快速响应无片外电容 LDO 设计*

孙帆 黄海波 卢军 王卫华 彭国生

(湖北汽车工业学院电气与信息工程学院 十堰 442002)

摘要: 无片外电容低压差线性稳压器(LDO)可以为高度集成的片上系统(SoC)提供低噪声、低纹波的电源电压。针对无片外电容 LDO 瞬态响应速度较慢、稳定性较差的问题,采用有源前馈补偿技术加快功率管的充放电速率,提高 LDO 的瞬态响应速度;且引入左半平面零点,改善系统的稳定性。同时,前馈补偿电路可以使 LDO 在轻载和重载之间变化时,自适应地在二级级联放大器和三级级联放大器结构之间切换,确保 LDO 在全负载范围内保持稳定。采用 TSMC 0.18 μm CMOS 工艺进行电路的设计。仿真结果表明,在片上负载电容为 20 pF 且负载电流在 0~200 mA 变化时,设计的无片外电容 LDO 能够工作在 1.7~2.8 V 的输入电源电压下,稳定输出 1.5 V 的供电电压,系统在全负载范围内的相位裕度大于 45° 。当负载电流在 1 μs 内,在 0 mA 和 200 mA 之间跳变时,过冲和下冲电压小于 100 mV,恢复时间低于 0.6 μs 。设计的 LDO 在高稳定性、快速瞬态响应和宽负载范围方面取得了较好的性能。

关键词: 无片外电容 LDO;前馈补偿;环路稳定性;快速瞬态响应;宽负载范围

中图分类号: TN432 **文献标识码:** A **国家标准学科分类代码:** 510.1035

Design of a fast response capacitor-free LDO based on feedforward compensation

Sun Fan Huang Haibo Lu Jun Wang Weihua Peng Guosheng

(School of Electrical and Information Engineering, Hubei University of Automotive Technology, Shiyan 442002, China)

Abstract: Low-dropout regulator (LDO) without external capacitors can provide low noise and low ripple power supply voltage for highly integrated on-chip system (SoC). To address slow transient response speed and poor stability of the capacitor-free LDO, active feedforward compensation technology was adopted to accelerate the charging and discharging rate of power transistors to promote the transient response speed of LDO; and introduce the left half-plane zeros to improve the stability of the system. Meanwhile, the feedforward compensation circuit can adaptively switch between the two-stage cascaded amplifier and the three-stage cascaded amplifier structures when the LDO changed between light and heavy loads, ensuring that the LDO remained stable throughout the full load range. The circuit was designed using the TSMC 0.18 μm CMOS technology. The simulation results show that when the on-chip load capacitance is 20 pF and the current load varies from 0 to 200 mA, the designed capacitor-free LDO can operate at an input power supply voltage of 1.7 to 2.8 V, stably output a power supply voltage of 1.5 V, and the system has a phase margin of more than 45° across the full load range. The overshoot and undershoot voltages are less than 100 mV when the load current jumps between 0 mA and 200 mA within 1 μs , and the recovery time is less than 0.6 μs . The designed LDO has achieved good performance in high stability, fast transient response, and wide load range.

Keywords: capacitor-free LDO; feedforward compensation; loop stability; fast transient response; wide load range

0 引言

随着万物互联时代的来临,集信息感知、射频收发、数据存储和处理等功能于一体的物联网节点芯片得到广泛的应用^[1-2]。低压差线性稳压器(low dropout regulator,

LDO)作为一种能够输出低噪声、低纹波供电电压的电源管理系统,在物联网节点芯片中占据重要的地位^[3-4]。传统的 LDO 采用片外 μF 量级的大电容,在负载电流跳变时,提供充放电电流,获得良好的瞬态响应性能;且片外电容的寄生电阻引入一个左半平面零点,提高反馈环路的相位裕

收稿日期:2024-06-20

* 基金项目:湖北省技术创新专项(揭榜制)科技项目(2023BEB015)、湖北省教育厅科学技术研究项目(Q20221805)资助

度^[5-6]。但是,传统的 LDO 的电路面积较大且成本较高,不适用于高度集成的物联网片上系统(system on chip, SoC)。因此,集成度更高、成本较低的无片外电容 LDO 成为片上系统电源管理模块的优先选择^[7-8]。

由于没有片外电容提供充放电电流,无片外电容 LDO 的瞬态响应性能普遍较差;且无片外电容 LDO 环路的主极点在前期误差放大器的输出端,当负载发生变化时,环路更难保持稳定^[9]。此外,为了使电池供电的物联网节点芯片长期工作,低功耗也是一个重要的要求^[10]。

针对上述设计难点,研究者们提出了一系列的解决方案。文献[11]采用跨导增强的误差放大器直接驱动功率管,获得良好的瞬态响应性能;通过嵌套密勒补偿结构使多级系统的极点分裂,使环路保持稳定;但是,在轻载下,环路存在一对复数极点,导致环路稳定性急剧恶化,故存在一个最小的负载电流限制,不能在全负载范围内稳定工作。文献[12-13]采用一种基于翻转电压跟随器(flipped voltage follower, FVF)的 LDO 结构,环路的稳定性较高且瞬态响应速度较快;但是由于反馈环路没有误差放大器,导致环路增益较低,使 LDO 的负载调整率和线性调整率偏高。文献[14-15]设计额外的瞬态增强电路,以提升 LDO 的瞬态响应性能,但是可能会对环路的稳定性造成影响,且消耗一定的能量。文献[16]利用一种超级源跟随器结构,将非主极点频率推高到单位增益带宽以外,获得较大的相位裕度,但是瞬态响应性能较差,过冲和下冲电压较大。

为了解决这些问题,本文提出一种基于前馈补偿结构的无片外电容 LDO。电路采用折叠式共源共栅的误差放大器,结合电容耦合电流缓冲器的结构,将误差放大器的输出设置为系统的主极点,并引入左半平面零点,提高环路的稳定性。误差放大器能够提高 LDO 的环路增益,从而降低 LDO 的负载调整率和线性调整率。系统有两个有源前馈通路,可以在不添加额外的瞬态增强电路的情况下,显著改善 LDO 的瞬态响应性能,获得较小的过冲和下冲电压,且没有增加电路的功耗。此外,前馈补偿电路能够在负载变化时,自适应地调节 LDO 多级级联系统的结构;在轻载时,能够关闭第二级放大器,系统可以等效为两级放大器级联,很容易保持稳定,故本设计的 LDO 没有最小的负载电流限制;在重载时,系统等效为三级放大器级联,电容耦合电流缓冲器结构和前馈通路会引入左半平面零点,提高环路的相位裕度。因此,本设计的无片外电容 LDO 能够在全负载范围内稳定工作,且扩展了正常工作的负载电流范围。

1 电路结构和工作原理

1.1 无片外电容 LDO 的电路结构

本设计的无片外电容 LDO 的电路结构如图 1 所示。LDO 的电路结构主要包含 6 个部分:误差放大器(error amplifier, EA)的第一级、误差放大器的第二级、主功率管 M_{P1} 、辅助功率管 M_{P2} 、有源前馈等效电路 G_{mf} 、 R_{f1} 和 R_{f2} 组

成的电阻串联分压网络。此外,还有由电容 C_c 、 C_q 、 C_m 和电阻 R_m 构成的补偿电路,搭配 LDO 的主电路使系统的环路保持稳定。

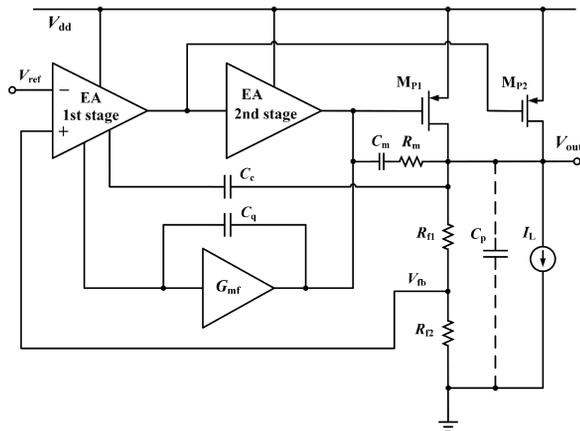


图 1 无片外电容 LDO 的电路结构图

Fig. 1 Circuit structure diagram of capacitor-free LDO

误差放大器的第一级采用折叠式共源共栅放大器结构,提供较大的环路增益,减小稳态误差;误差放大器的第二级和有源前馈电路 G_{mf} 构成推挽式输出级,产生较大的充放电电流,以驱动主功率管 M_{P1} ,获得良好的瞬态响应性能。 M_{P2} 为辅助功率管,当负载电流为轻载时,有源前馈电路 G_{mf} 输出高电平,关闭主功率管 M_{P1} ,EA 的第二级不提供增益;而 M_{P2} 管正常工作,为负载提供电流,此时系统等效为两级放大器级联结构,很容易保持稳定。当负载电流为重载时, M_{P1} 管和 M_{P2} 管均正常工作,此时的系统等效为三级放大器, M_{P2} 管在 EA 的第一级输出级至 LDO 的输出之间提供前馈通路,可以改善瞬态响应性能;同时,前馈通路能够引入左半平面零点,提高环路的相位裕度。

电阻 R_{f1} 和 R_{f2} 构成串联分压网络,对 LDO 的输出电压 V_{out} 进行分压,产生的反馈电压 V_{fb} 和 1.2 V 的基准电压 V_{ref} 经过误差放大器比较以后,得到的误差电压调节功率管,使 LDO 输出 1.5 V 的稳定电压。电容 C_c 将 LDO 的输出电压耦合至误差放大器的电流缓冲器,通过密勒补偿效应使 EA 的第一级输出极点和 LDO 的输出极点分裂,降低 EA 第一级的输出极点频率,将其设置为主极点。电容 C_q 连接在有源前馈电路两端,能够适当增大二阶系统的阻尼系数,提高环路的相位裕度。电阻 R_m 和电容 C_m 为嵌套密勒补偿结构,且能够引入左半平面零点,进一步提升稳定性。

1.2 无片外电容 LDO 的工作原理

本设计的无片外电容 LDO 的电路原理图如图 2 所示。在图 2 中, $M_1 \sim M_8$ 管构成误差放大器的静态偏置电路, $M_9 \sim M_{17}$ 管构成误差放大器的第一级, $M_{18} \sim M_{21}$ 管构成误差放大器的第二级, M_{P1} 管为主功率管, M_{P2} 为辅助功率管。

误差放大器的第一级采用共源共栅放大器的结构,

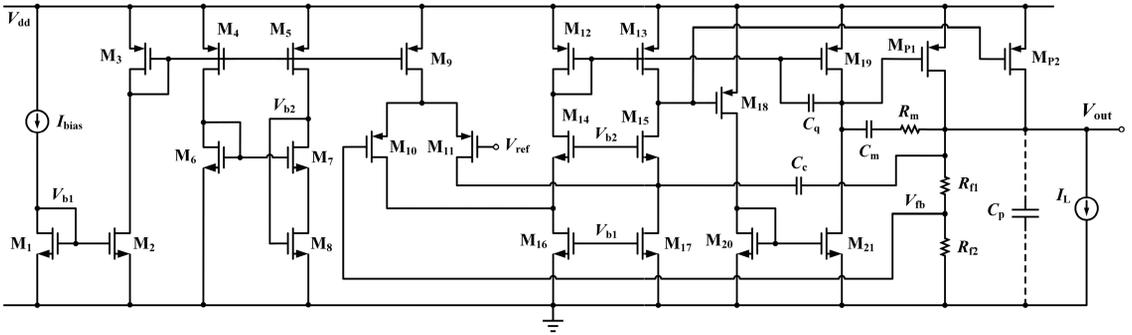


图 2 无片外电容 LDO 的电路原理图

Fig. 2 Circuit schematic diagram of the capacitor-free LDO

M_{10} 和 M_{11} 管为差分输入级, M_9 管为其提供静态偏置电流; M_{12} 和 M_{13} 管为有源负载结构, M_{14} 和 M_{15} 管为共栅级结构, M_{16} 和 M_{17} 管为输出级提供静态偏置电流。共源共栅放大器的电压增益较大, 且只有输出级是高阻抗低频极点, 其他节点是高频极点, 较容易进行频率补偿。 C_c 为密勒补偿电容, 连接在 LDO 的输出 V_{out} 和 M_{15} 管的源极之间, 起到分裂极点的作用, 使 EA 的第一级为环路的主极点。且电容 C_c 耦合电流缓冲器 M_{15} 管, 会引入一个左半平面零点, 改善系统的稳定性。

误差放大器的第二级由 $M_{18} \sim M_{21}$ 管构成。其中, M_{18} 管和 $M_{20} \sim M_{21}$ 管构成主通路放大级, M_{19} 管为前馈通路放大级, 两个通路共同构成推挽输出级, 能够对主功率管 M_{p1} 进行快速充放电, 提升 LDO 的瞬态响应速度。 M_{19} 管作为前馈通路, 其工作状态受到负载电流的影响。在负载变化时, 本设计的 LDO 能够自适应地在二级放大器级联和三级放大器级联结构之间切换, 确保在全负载范围内系统的稳定。

当负载为轻载时, M_{19} 管工作于线性区, 输出电压接近电源电压, 使 M_{p1} 管关闭; 此时, 误差放大器的第二级没有起到放大作用, 误差放大器的第一级直接驱动辅助功率管 M_{p2} , LDO 环路可以等效为二级放大器级联。对于二级级联系统, 使主极点频率远小于单位增益带宽, 次极点在单位增益带宽附近, 即可获得足够的相位裕度。

当负载为重载时, 误差放大器的第二级正常工作, 主功率管 M_{p1} 提供大的负载电流。此时, LDO 环路可以等效为三级放大器级联。对于此高阶系统, EA 的第一级输出为主极点, EA 的第二级输出和 LDO 的输出为次极点, 其频率补偿较困难。在本设计中, M_{19} 和 M_{p2} 管作为三级放大器级联的前馈通路, 能够提高 LDO 的瞬态响应速度, 并且改善环路的相位裕度; C_c 耦合电流缓冲器 M_{15} 管, C_q 耦合二极管连接的 M_{12} 管, 都会引入左半平面零点, 抵消左半平面极点的影响; 此外, 串联连接的密勒电容 C_m 和调零电阻 R_m 会另外引入一个左半平面零点, 且 C_m 会调节 EA 的第二级输出极点和 LDO 的输出极点频率的相对距离, 确保环路的稳定性。当存在左半平面复数极点时, 电容 C_q 还能够提高二阶系统的阻尼系数, 降低自然振荡频率处的

增益峰值, 进而降低复数极点对稳定性的影响。

2 电路的性能分析

2.1 LDO 的环路稳定性分析

本设计的 LDO 可以等效为多级放大器级联结构, 需要合理地配置左半平面零点, 以获得足够的相位裕度。

当负载电流变化时, 本设计 LDO 的等效电路在二级级联和三级级联的放大器系统之间切换。当负载电流为轻载时, LDO 可以等效为二级放大器级联; 当负载电流为重载时, LDO 可以等效为三级放大器级联, 且每一级放大器的增益都大于 1。

1) 负载电流为轻载

当负载电流为轻载 ($I_L < 4 \text{ mA}$) 时, LDO 可以等效为两级放大器级联, 环路的小信号等效电路图如图 3 所示。其中, g_{m1} 为 M_{10} 和 M_{11} 管的跨导, R_1 和 C_1 分别为第一级放大器的输出端等效电阻和电容; g_{mp2} 为 M_{p2} 管的等效跨导, R_L 和 C_p 为 LDO 输出端的等效电阻和片上寄生电容; g_{m15} 为 M_{15} 管的跨导, C_c 为耦合电容。

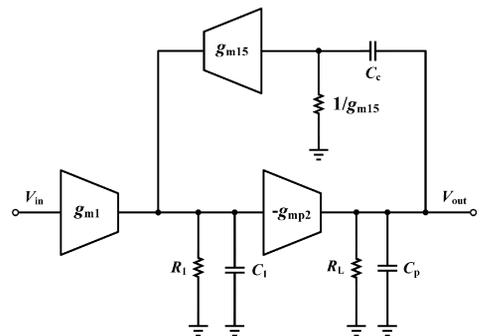


图 3 负载电流为轻载时 LDO 的等效电路图

Fig. 3 Equivalent circuit diagram of LDO under light load current

根据图 3 的等效电路图列方程, 可以得到 LDO 系统的传递函数:

$$H_1(s) \approx \frac{-A_{DC1} \left(1 + \frac{s}{\omega_{1z1}}\right)}{\left(1 + \frac{s}{\omega_{1p1}}\right) \left(1 + \frac{s}{\omega_{1p2}}\right) \left(1 + \frac{s}{\omega_{1p3}}\right)} \quad (1)$$

低频直流电压增益为:

$$A_{DC1} = g_{m1} g_{mp2} R_1 R_L \quad (2)$$

左半平面零点为:

$$\omega_{1z1} = \frac{g_{m15}}{C_c} \quad (3)$$

左半平面极点为:

$$\omega_{1p1} = \frac{1}{g_{mp2} R_1 R_L C_c} \quad (4)$$

$$\omega_{1p2} = \frac{g_{mp2} C_c}{C_1 C_p} \quad (5)$$

$$\omega_{1p3} = \frac{g_{m15}}{C_c} \quad (6)$$

由式(1)~(6)可知,当负载为轻载时,LDO 环路的传递函数 $H_1(s)$ 存在一个左半平面零点和三个左半平面极点。其中, ω_{1p1} 是系统的主极点,系统的单位增益带宽,约等于增益带宽积为 $GBW = A_{DC1} \cdot \omega_{1p1} = g_{m1}/C_c$,和电容 C_c 成反比。左半平面零点 ω_{1z1} 和左半平面极点 ω_{1p3} 相等,可以相互抵消。因此,在轻载时,LDO 可以看成是一个二阶系统。由于主极点 ω_{1p1} 和电容 C_c 成反比,次极点 ω_{1p2} 和电容 C_c 成正比,故适当增大电容 C_c 的值,可以拉开主次极点的距离;使 ω_{1p1} 在单位增益带宽以内, ω_{1p2} 略高于单位增益带宽,从而确保 LDO 环路具有足够的相位裕度。此时,系统的左半平面极点均为实数极点, M_{p2} 管的跨导 g_{mp2} 可以足够小,负载电流 I_L 可以低至零,即 I_L 没有最小值的限制,扩展了负载电流的范围。

2) 负载电流为重载

当负载电流为重载 ($I_L > 4 \text{ mA}$) 时,LDO 可以等效为三级放大器级联,环路小信号等效电路图如图 4 所示。其中, g_{m2} 为第二级放大器主通路的等效跨导, g_{mp1} 为主功率管 M_{p1} 的等效跨导, g_{mf} 为第二级放大器前馈通路 M_{19} 管的跨导, g_{m12} 为 M_{12} 管的跨导。

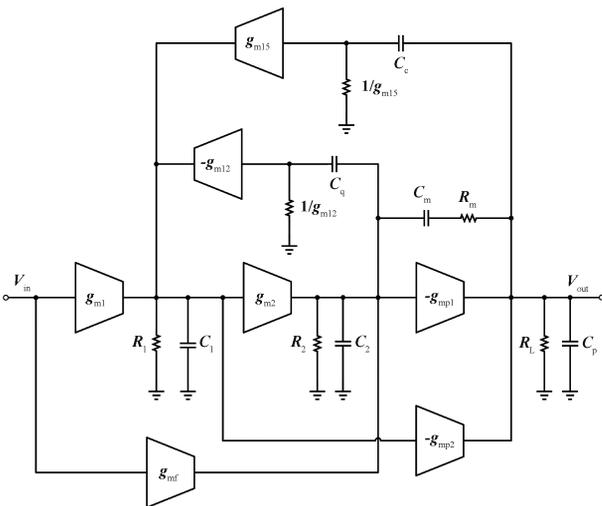


图 4 负载电流为重载时 LDO 的等效电路图

Fig. 4 Equivalent circuit diagram of LDO under heavy load current

由图 4 的等效电路图,可以画出系统的信号流图,利用梅森公式求出 LDO 系统的传递函数:

$$H_2(s) \approx \frac{-A_{DC2} \left(1 + \frac{s}{\omega_{2z1}}\right) \left(1 + \frac{s}{\omega_{2z2}}\right) \left(1 + \frac{s}{\omega_{2z3}}\right) \left(1 + \frac{s}{\omega_{2z4}}\right)}{\left(1 + \frac{s}{\omega_{2p1}}\right) (1 + as + bs^2) \left(1 + \frac{s}{\omega_{2p1}}\right)} \quad (7)$$

此时的低频直流电压增益为:

$$A_{DC2} = g_{m1} g_{m2} g_{mp1} R_1 R_2 R_L \quad (8)$$

左半平面的零点为:

$$\omega_{2z1} = \frac{g_{m15}}{C_c} \quad (9)$$

$$\omega_{2z2} = \frac{g_{m12}}{C_q} \quad (10)$$

$$\omega_{2z3} = \frac{1}{(R_m - g_{mp1}) C_m} \quad (11)$$

$$\omega_{2z4} = \frac{1}{g_{mp2} C_2 / g_{m2} g_{mp1} + g_{mf} C_1 / g_{m1} g_{m2}} \quad (12)$$

左半平面极点和传递函数分母中二阶函数的系数值分别为:

$$\omega_{2p1} = \frac{1}{g_{m2} g_{mp1} R_1 R_2 R_L C_c} \quad (13)$$

$$a = \frac{g_{mp2} C_2}{g_{m2} g_{mp1}} + \frac{C_q}{g_{m12}} \quad (14)$$

$$b = \frac{g_{mp2} C_2 C_q}{g_{m2} g_{m12} g_{mp1}} + \frac{C_p C_q}{g_{mp1} g_{m15}} \quad (15)$$

$$\omega_{2p4} = \frac{1}{C_1 / g_{m15} g_{mp2} R_L + g_{mp1} C_1 C_m / g_{mp2} g_{m15} C_2} \quad (16)$$

由式(7)~(16)可知,当本设计的 LDO 等效为三级放大器级联时,LDO 有 4 个零点、4 个极点。主极点为 ω_{2p1} ,其频率远小于负载为轻载时的主极点频率 ω_{1p1} 。系统的单位增益带宽约为 $GBW = A_{DC2} \cdot \omega_{2p1} = g_{m1}/C_c$,同样和电容 C_c 成反比。其中, ω_{2z1} 为电容 C_c 耦合电流缓冲器 M_{15} 管形成的零点, ω_{2z2} 为电容 C_q 耦合电流镜 M_{12} 管形成的零点, ω_{2z3} 为密勒电容 C_m 、调零电阻 R_m 和功率管 M_{p1} 形成的零点, ω_{2z4} 为 M_{19} 管和 M_{p2} 管构成的前馈通路形成的零点。

传递函数的分母中还有一个二阶函数,当负载电流 I_L 逐渐增大,刚由轻载进入重载时,二阶函数的系数满足 $(a^2 - 4b) < 0$,此时为欠阻尼状态,存在两个复数极点。该复数极点的自然振荡频率为:

$$|\omega_{2p2}| = |\omega_{2p3}| = \frac{1}{\sqrt{\frac{g_{mp2} C_2 C_q}{g_{m2} g_{m12} g_{mp1}} + \frac{C_p C_q}{g_{mp1} g_{m15}}}} \quad (17)$$

当阻尼系数较小时,在自然振荡频率处的增益会出现尖峰,且相位曲线随频率增加会快速降低,使环路的稳定性变差。适当增加电容 C_q 的值,可以增大二阶系统的阻尼系数,并提高自然振荡频率,从而减小增益尖峰的影响,

提高环路的相位裕度。

因此,当二阶系统处于欠阻尼状态时,使主极点 ω_{2p1} 远小于 GBW,两个复数极点位于单位增益带宽附近,采用两个零点 ω_{2z1} 和 ω_{2z2} 抵消复数极点的影响,使其他零点和极点位于单位增益带宽之外。由于零点的作用,能够获得超过 90° 的相位裕度。

当负载电流 I_L 进入重载并进一步增加时,使分母中二阶函数的系数满足 $(a^2 - 4b) > 0$,此时为过阻尼状态,传递函数的极点全部为实数,增益曲线比较平滑。主极点 ω_{2p1} 频率同样远小于单位增益带宽,由于 M_{p1} 管的跨导 g_{mp1} 的值随着 I_L 的增加会升高,故次极点的频率也会升高,略高于单位增益带宽。同时,系统的多个左半平面零点同样起着抵消极点影响的作用,使系统获得接近 90° 的相位裕度。

2.2 LDO 的瞬态特性分析

本文的无片外电容 LDO 可以为射频收发模块、数字系统等负载快速跳变的电路提供稳定的供电电压,由于没有片外大电容提供充放电电流,要获得优异的瞬态响应性能,具有更高的挑战性。

如果只依靠 LDO 的负反馈环路调整功率管的工作状态,以保持输出电压的稳定,则响应速度较慢且过冲和下冲电压较大。本设计的 LDO 除了负反馈环路的慢速响应通路之外,还采用耦合电容搭配前馈通路的方式,提供额外的快速响应通路,能够为功率管的栅极提供快速的充放电电流,从而获得良好的瞬态响应性能。

当负载电流由轻载瞬间跳变到重载时,由于 LDO 的负反馈环路不能快速响应,LDO 的输出电压 V_{out} 会降低。通过电容 C_c 将 V_{out} 耦合至 M_{15} 管的源极,从而使 M_{18} 管的栅极电压降低,进一步使 M_{21} 管的栅极电压升高,提高 M_{21} 管的漏极电流。对功率管 M_{p1} 的栅极快速放电,使 M_{p1} 管的栅极电压快速降低,使 LDO 的输出电压快速升高,并迅速恢复稳定。

当负载电流由重载瞬间跳变到轻载时,LDO 的负反馈环路同样不能快速响应,使 LDO 的输出电压升高。此时,电容 C_c 将 V_{out} 耦合至 M_{15} 管的源极,使辅助功率管 M_{12} 的栅极电压升高,从而使输出电压降低。同时,当负载由重载跳变到轻载时,反馈电压 V_{fb} 也会升高,使 M_{12} 管和 M_{19} 管的栅极电压降低,进一步使主功率管 M_{p1} 管的栅极电压逐渐升高,甚至完全关闭 M_{p1} 管,促使 V_{out} 快速降低并恢复稳定。

3 仿真结果

本文的无片外电容 LDO 电路基于 TSMC 0.18 μm CMOS 工艺设计,并采用 Cadence Spectre 软件进行仿真验证。LDO 的输入电源电压 V_{dd} 为 1.7~2.8 V,输出电压约为 1.5 V。设计的 LDO 无片外电容,片上电容为 20 pF,负载电流为 0~200 mA。

在不同的工艺角 (TT, FF, SS) 下,负载电流 I_L 在 0~200 mA 的范围内变化,当电源电压 V_{dd} 取不同值时,仿真输出电压 V_{out} 与 I_L 的关系曲线图,如图 5 所示。由图 5 可知,LDO 的输出电压 V_{out} 约为 1.5 V。当在 TT 工艺角下, V_{dd} 为 2.8 V 时, V_{out} 的电压变化最大为 1.78 mV,最大的负载调整率为 8.9 $\mu\text{V}/\text{mA}$ 。

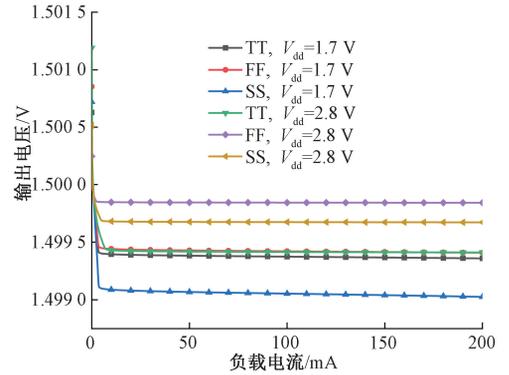


图 5 输出电压 V_{out} 与负载电流 I_L 的关系曲线图
Fig. 5 The relationship curve between output voltage V_{out} and load current I_L

在不同的工艺角 (TT, FF, SS) 下,当负载电流 I_L 为不同值时,仿真输出电压 V_{out} 随电源电压 V_{dd} 变化的曲线图,如图 6 所示。可见,电源电压在 1.7~2.8 V 之间变化时, V_{out} 基本稳定在 1.5 V,其最大电压变化值为 0.65 mV,最大的线性调整率为 0.59 mV/V。

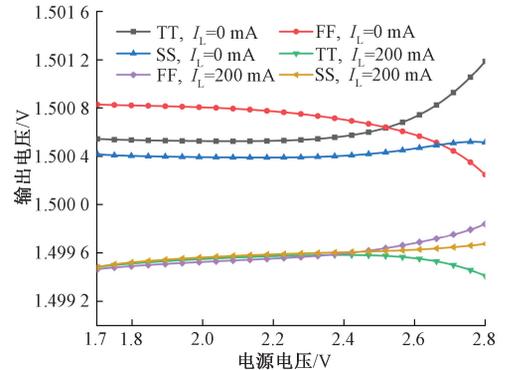


图 6 输出电压 V_{out} 与电源电压 V_{dd} 的关系曲线图
Fig. 6 The relationship curve between output voltage V_{out} and supply voltage V_{dd}

在不同的电源电压 V_{dd} (1.7 V, 2.8 V) 下,当负载电流 I_L 在 1 μs 内在 0 mA 和 200 mA 之间跳变时,仿真输出电压 V_{out} 的瞬态响应波形。仿真的波形如图 7 所示,当 V_{dd} 为 1.7 V 时, V_{out} 的最大下冲电压为 80 mV,最大过冲电压约为 100 mV,恢复时间低于 0.6 μs 。

在 0.1~100 MHz 的频率范围内,仿真 LDO 环路的增益和相位曲线图,如图 8 所示。由仿真结果,当 V_{dd} 在 1.7~2.8 V, I_L 在 0~200 mA 之间变化时,LDO 环路的增

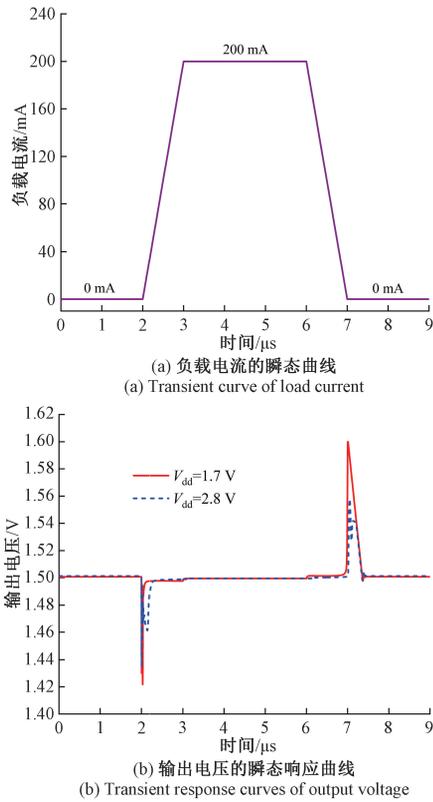


图 7 LDO 的瞬态响应仿真曲线

Fig. 7 Transient response simulation curves of the LDO

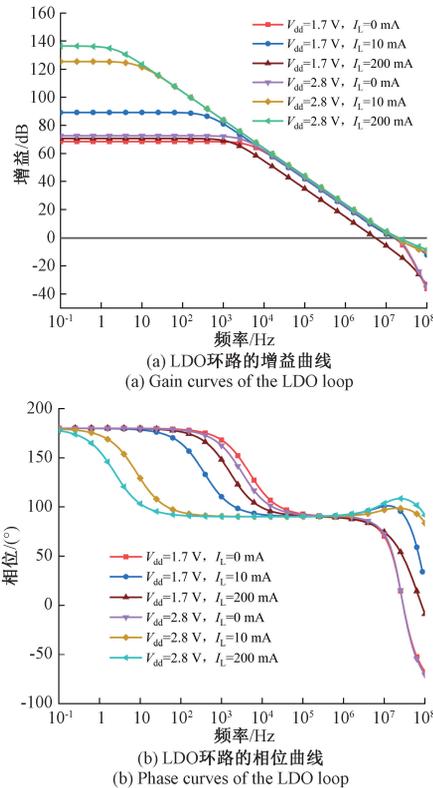


图 8 LDO 环路的频率响应曲线

Fig. 8 Frequency response curves of the LDO loop

益范围为 68.5 ~ 136.4 dB, 相位裕度范围为 48.7 ~ 105.2°。因此, 在全部负载和电源电压范围内, LDO 环路的增益大于 60 dB; 且相位裕度大于 45°, 使 LDO 总是保持稳定。

在 0.1 ~ 100 MHz 的频率范围内, 仿真 LDO 在不同的 V_{dd} 和 I_L 下的电源抑制比 (PSRR), 如图 9 所示。可见, 当 V_{dd} 为 1.7 V, I_L 为 200 mA 时, 低频下的 PSRR 值最大, 为 -48.4 dB; 当 V_{dd} 为 2.8 V, I_L 为 10 mA 时, 低频下的 PSRR 值最小, 为 -58.2 dB。

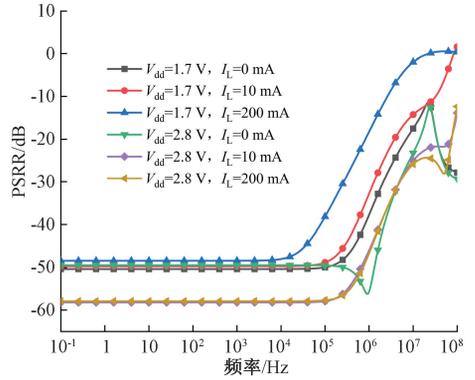


图 9 LDO 的 PSRR 仿真曲线

Fig. 9 PSRR simulation curves of the LDO

本文 LDO 与其他文献 LDO 的性能参数对比如表 1 所示。可见, 本文 LDO 的负载电流没有最小值的限制, 负载电流的范围最大。本文 LDO 的过冲和下冲电压较小, 恢复时间也较短, 负载调整率和线性调整率也具有一定的优势。在消耗较小的静态电流的情况下, 能够较好地兼顾各项性能指标。

表 1 LDO 性能参数的对比

Table 1 Performance parameters comparison of LDO				
参数	文献[12]	文献[14]	文献[16]	本文
CMOS 工艺/nm	55	180	180	180
输入电压/V	2.0~3.6	1.8~2.8	1.5~3.3	1.7~2.8
输出电压/V	1.7	1.6	1.2	1.5
负载电容/pF	500	100	10	20
负载电流/mA	0~10	0~50	1~100	0~200
静态电流/ μ A	40	95	40	22.1
负载调整率/ (μ V \cdot mA $^{-1}$)	500	508	1.8	8.9
线性调整率/ (mV \cdot V $^{-1}$)	2.6	11	7.8	0.59
下冲电压/mV	109	133	165	80
过冲电压/mV	153	83	190	100
恢复时间/ μ s	0.056	2.14	1.2	0.6

4 结 论

本文基于前馈补偿技术设计了一种快速瞬态响应的无片外电容 LDO。采用前馈技术设计一种具有推挽结构的误差放大器,能够为功率管提供高速的瞬态充放电电流,提升 LDO 的瞬态响应性能;且前馈补偿路径能够引入左半平面零点,改善 LDO 环路的稳定性。此外,在不同的负载电流下,本设计的前馈补偿结构可以使 LDO 自适应地在二级和三级放大器级联结构之间切换,在空载时 LDO 仍然能够稳定工作,扩展了负载电流的范围。同时,利用密勒补偿电容合理的分配零极点的位置,使 LDO 环路具有足够的相位裕度,并建立数学模型进行分析说明。本文的无片外电容 LDO 电路基于 TSMC 0.18 μm CMOS 工艺进行设计和仿真。仿真结果表明,本设计的 LDO 在 0~200 mA 的负载电流下能够输出约 1.5 V 的电压,且环路始终保持稳定。当负载电流在 1 μs 内在空载和最大负载之间跳变时,LDO 的最大过冲电压为 100 mV,最大下冲电压为 80 mV,恢复时间小于 0.6 μs 。本设计的无片外电容 LDO 具有负载范围较宽、瞬态响应速度快且过冲和下冲电压小的优点,可以广泛应用于对噪声性能和瞬态响应性能要求较高的片上系统。

参考文献

- [1] HUANG Y Q, LU Y, MALOBERTI F, et al. Nano-ampere low-dropout regulator designs for IoT devices[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2018, 65(11):4017-4026.
- [2] JIANG Y SH, WANG D, CHAN P K. A quiescent 407-nA output-capacitorless low-dropout regulator with 0-100-mA load current range [J]. IEEE Transactions on Very Large Scale Integration (VLSI) Systems, 2019, 27(5):1093-1104.
- [3] CHEN F, LU Y, MOK P K T. A fast-transient 500-mA digitally assisted analog LDO with 30- $\mu\text{V}/\text{mA}$ load regulation and 0.0073-ps F_{oM} in 65-nm CMOS[J]. IEEE Journal of Solid-State Circuits, 2021, 56(2):511-520.
- [4] 张加宏,沙秩生,王泽林,等.一种进行环路隔离的大电流高电源研制比 LDO 设计[J]. 电子测量技术, 2024, 47(3):24-30.
ZHANG J H, SHA ZH SH, WANG Z L, et al. Design of a high current and high power supply rejection ratio LDO using loop isolation[J]. Electronic Measurement Technology, 2024, 47(3):24-30.
- [5] LI K, YANG CH SH, GUO T, et al. A multi-loop slew-rate-enhanced NMOS LDO handling 1-A-load-current step with fast transient for 5G applications[J]. IEEE Journal of Solid-State Circuits, 2020, 55(11):3076-3086.
- [6] WANG D, CHAN P K. A sub-1-V 100-mA OCL-LDO regulator with process-temperature-aware design for transient sustainability[J]. IEEE Transactions on Very Large Scale Integration (VLSI) Systems, 2020, 28(2):390-402.
- [7] 黄志祥,马艳华,熊波涛,等.一种基于摆率增强的快

速瞬态响应 LDO 电路[J]. 微电子学, 2023, 53(5):884-889.

HUANG ZH X, MA Y H, XIONG B T, et al. A fast transient response LDO circuit based on swing rate enhancement [J]. Microelectronics, 2023, 53(5):884-889.

- [8] 孙帆,黄海波,王卫华.基于高摆率误差放大器的无片外电容 LDO 设计[J]. 电子元件与材料, 2022, 41(2):206-212.
SUN F, HUANG H B, WANG W H. Design of a capacitor-free LDO based on high slew-rate error amplifier[J]. Electronic Components and Materials, 2022, 41(2):206-212.
- [9] JEON I, GUO T, ROH J. 300 mA LDO using 0.94 μA I_Q with an additional feedback path for buffer turn-off under light-load Conditions [J]. IEEE Access, 2021, 9:51784-51792.
- [10] BU SH, LEUNG K N, LU Y, et al. A fully integrated low-dropout regulator with differentiator-based active zero compensation[J]. IEEE Transactions on Circuits and Systems I: Regular Papers, 2018, 65(10):3578-3591.
- [11] BU SH, GUO J P, LEUNG K N. A 200-ps-response-time output-capacitorless low-dropout regulator with unity-gain bandwidth > 100 MHz in 130-nm CMOS [J]. IEEE Transactions on Power Electronics, 2018, 33(4):3232-3246.
- [12] 刘兴,胡毅,马永旺,等.一种基于 FVF 结构的快瞬态响应 LDO 设计[J]. 微电子学, 2020, 50(4):509-513.
LIU X, HU Y, MA Y W, et al. Design of a fast transient response LDO based on FVF structure[J]. Microelectronics, 2020, 50(4):509-513.
- [13] CAI G G, LU Y, ZHAN CH CH, et al. A fully integrated FVF LDO with enhanced full-spectrum power supply rejection [J]. IEEE Transactions on Power Electronics, 2021, 36(4):4326-4337.
- [14] GREGORIO Z M, DARIO E G G, HUBER G N, et al. A 0.18 μm CMOS capacitor-less low-drop out voltage regulator compensated via the bootstrap flipped-voltage follower[J]. Microelectronics Journal, 2020, 101:104809.
- [15] MOON J, HYUN J, KIM S W. Design of low-power, fast-transient-response, capacitor-less low-dropout regulator for mobile applications [J]. IEICE Electronics Express, 2016, 13(23):1-6.
- [16] 李天硕,李严.一种采用负反馈超级源跟随器的无片外电容 LDO 设计[J]. 电子元件与材料, 2023, 42(3):341-346.
LI T SH, LI Y. A design of capacitor-free LDO using negative feedback super source follower[J]. Electronic Components and Materials, 2023, 42(3):341-346.

作者简介

孙帆,硕士,讲师,主要研究方向为数模混合集成电路设计。

E-mail: sunfan09@163.com

黄海波(通信作者),博士,教授,硕士生导师,主要研究方向为汽车电子与智能控制。

E-mail: huang7855@163.com